

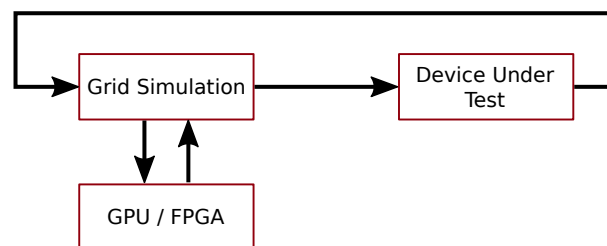
## Bachelor-Thesis / Master-Thesis:

### Using Hardware Accelerators (GPUs/FPGAs) for Hardware-in-the-Loop Simulation

#### Context:

In Hardware-in-the-Loop (HiL) simulation, real energy network components are combined with a simulation of the grid to investigate their behaviour in interaction with the energy grid. For this purpose, simulated electrical variables are continuously sent to the real components and the reaction is observed by means of current and voltage measurement. Thus, there is a loop of continuous simulation and measurement of the reaction of the real grid component. Such a setup requires that the simulation meets hard real-time requirements: The measurement, the recalculation of the simulation variables, and the transmission to the real components must be performed deterministically within a sufficiently small time step (typically  $50 \mu\text{s}$ ).

Hardware accelerators (especially GPUs) are already widely used in application areas that require a high computing throughput (e.g. high-performance computing). GPUs in particular, offer a high degree of parallelization that enables a high performance to price ratio and low energy consumption. These properties are also beneficial for HiL applications, where one challenge lies in achieving latency targets rather than focusing on computing throughput.



Within the scope of this work, an evaluation of using hardware accelerators in a real-time context should be performed. For this purpose, ACS has several NVIDIA GPUs, various Xilinx FPGAs and a compute cluster for distributed applications.

Example topics:

- Execution time prediction of GPU applications
- Checkpoint/Restart for GPU applications under real-time constraints
- Computing on remote GPUs using Remote Procedure Calls (RPC)
- FPGA Acceleration of a Power System Simulator

**Tasks:**

The major tasks should include:

- A literature review of methods for using hardware accelerators with real-time constraints
- Implementation of a real-time application that uses hardware accelerators or an application supporting the development of real-time software for accelerators
- Evaluation of the results and conclusion

Other suggestions are highly welcome!

**Your Profile:**

- Experience with C, C++, Go or another suitable programming language
- Experience with Linux and the Linux-Shell
- Basic understanding of real-time requirements
- First experience with CUDA or a Hardware Description Language (HDL) is a plus
- German or English language skills

**Contact:**

Niklas Eiling  
niklas.eiling@eonerc.rwth-aachen.de

ACS | Institute for Automation of Complex Power Systems  
ERC | E.ON Energy Research Center  
RWTH Aachen University  
Mathieustraße 30, 52074 Aachen, Germany

## Bachelorarbeit / Masterarbeit:

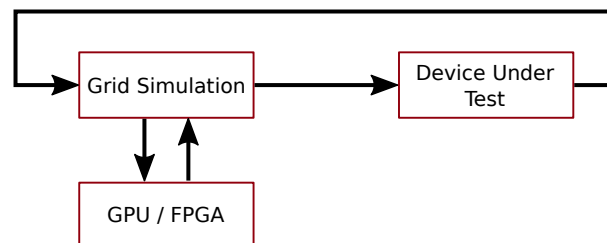
### Hardwarebeschleuniger (GPUs/FPGAs) für Hardware-in-the-Loop Simulation

#### **Kontext:**

Bei der Hardware-in-the-Loop (HiL)-Simulation werden reale Energienetzkomponenten mit einer Simulation des Netzes kombiniert, um ihr Verhalten im Zusammenspiel mit dem Energienetz zu untersuchen. Dazu werden simulierte elektrische Größen kontinuierlich an die realen Komponenten gesendet und die Reaktion mittels Strom- und Spannungsmessung beobachtet. So entsteht eine Schleife aus kontinuierlicher Simulation und Messung der Reaktion der realen Netzkomponente. Ein solcher Aufbau erfordert, dass die Simulation harte Echtzeitanforderungen erfüllt: Die Messung, die Neuberechnung der Simulationsvariablen und die Übertragung an die realen Komponenten müssen deterministisch innerhalb eines ausreichend kleinen Zeitschrittes erfolgen (typischerweise 50  $\mu$ s).

Hardwarebeschleuniger (insbesondere GPUs) sind bereits weit verbreitet in Anwendungsbereichen, die einen hohen Rechendurchsatz erfordern (z.B. Hochleistungsrechnen). Insbesondere GPUs bieten einen hohen Grad an Parallelisierung, der ein gutes Leistungs-Preis-Verhältnis und einen niedrigen Energieverbrauch ermöglicht. Diese Eigenschaften sind auch für HiL-Anwendungen von Vorteil, bei denen eine Herausforderung darin besteht, Latenzziele zu erreichen, anstatt sich auf den Rechendurchsatz zu konzentrieren.

Im Rahmen dieser Arbeit soll eine Evaluierung der Nutzung von Hardware-Beschleunigern im Echtzeitkontext durchgeführt werden. Zu diesem Zweck verfügt das ACS über mehrere NVIDIA-GPUs, verschiedene Xilinx-FPGAs und einen Compute-Cluster für verteilte Rechenanwendungen.



Im Rahmen dieser Arbeit soll in einem noch zu definierendem Teilbereich evaluiert werden wie oben beschriebene Echtzeitanwendung von Hardwarebeschleunigern profitieren können. Dazu verfügt das ACS über mehrere NVIDIA GPUs, verschiedene Xilinx FPGAs und ein Rechencluster für verteilte Anwendungen.

Beispielthemen:

- Laufzeitvorhersagen für GPU Anwendungen
- Checkpoint/Restart für GPU Anwendungen mit Echtzeitanforderungen
- Rechnen auf entfernten GPUs mittels Remote Procedure Calls (RPC)
- FPGA Beschleunigung eines Simulators für elektrische Netze

**Aufgaben:**

Im Rahmen der Arbeit sollten folgende Aufgabenstellungen bearbeitet werden:

- Eine Literaturrecherche von Methoden zur Verwendung von Hardwarebeschleunigern mit Echtzeitanforderungen
- Implementierung einer Echtzeitanwendung für Hardwarebeschleuniger oder einer Anwendung zur Unterstützung der Entwicklung von Echtzeit-Software für Beschleuniger
- Auswertung der Ergebnisse Andere Vorschläge sind willkommen!

**Dein Profil:**

- Erfahrung mit C, C++, Go oder eine andere geeignete Programmiersprache
- Erfahrung mit Linux und der Linux-Shell
- Grundlegendes Verständnis von Echtzeitanforderungen
- Ggf. erste Erfahrungen mit CUDA bzw. einer Hardware Description Language (HDL)
- Deutsch- oder Englischkenntnisse

**Kontakt:**

Niklas Eiling  
niklas.eiling@eonerc.rwth-aachen.de

ACS | Institute for Automation of Complex Power Systems  
ERC | E.ON Energy Research Center  
RWTH Aachen University  
Mathieustraße 30, 52074 Aachen, Germany